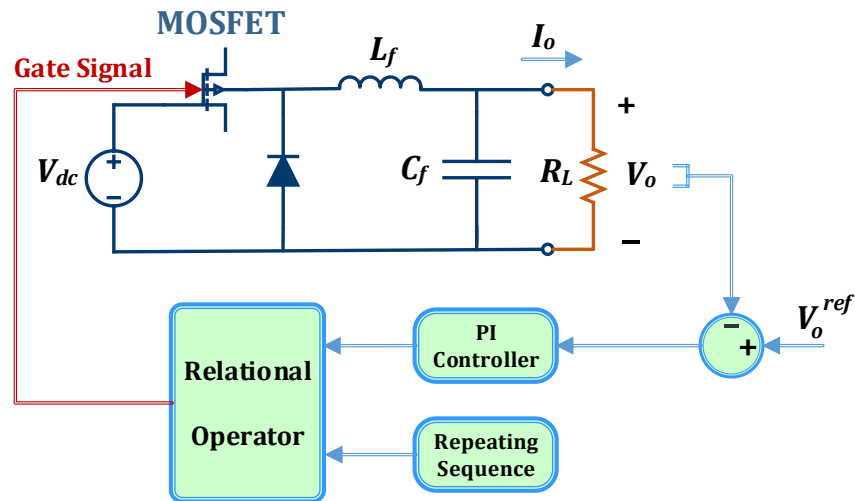


قسمت اول: شبیه‌سازی

هدف شبیه‌سازی یک مبدل Buck همراه با کنترل‌کننده ولتاژ آن است. برای این منظور شکل زیر را در نرم افزار MATLAB شبیه‌سازی نمایید.



این مبدل از یک منبع ولتاژ DC، یک MOSFET، یک دیود، یک سلف و یک خازن تشکیل شده است که بار مقاومتی R_L را تغذیه می‌نماید. هدف سیستم کنترلی حفظ ولتاژ خروجی مبدل در مقدار ولتاژ مرجع یا دلخواه (V_o^{ref}) می‌باشد. برای این منظور ولتاژ خروجی مبدل را اندازه‌گیری کرده و با مقدار ولتاژ مرجع مقایسه می‌نماییم. سپس خطای ولتاژ را به کنترل‌کننده تناسبی-انترگرالی (PI) می‌دهیم تا خطا را کاهش دهد. خروجی کنترل‌کننده را با یک سیگنال مثلثی مقایسه کرده (روش مدولاسیون پهنای پالس (PWM)) و خروجی مقایسه‌کننده را به ورودی گیت (g) بلوک ماسفت اعمال می‌نماییم تا این بلوک بگونه‌ای کلیدزنی شود که ولتاژ خروجی برابر با ولتاژ مرجع باشد. برای ساخت سیگنال مثلثی از بلوک Repeating Sequence واقع در کتابخانه Simulink قسمت Sources استفاده کنید. همچنین برای بلوک مقایسه‌کننده از بلوک Relational Operator واقع در کتابخانه Simulink قسمت Logic and Bit Operations استفاده نمایید. دقت کنید که گزینه Relational Operator در جعبه محاوره‌ای بلوک گزینه بزرگتر-مساوی ($>=$) انتخاب شده باشد. بلوک MOSFET هم در کتابخانه SimPowerSystems قسمت Power Electronics موجود است. بلوک PID را پیدا کرده، آن را باز کنید و گزینه Controller را گزینه PI قرار دهید. مقادیر سیستم عبارتند از:

$V_{dc} = 800 \text{ V}$
 $L_f = 1 \text{ mH}$
 $C_f = 470 \text{ } \mu\text{F}$
 $R_L = 10 \text{ } \Omega$

تنظیمات بلوک Repeating Sequence:

Time Values: [0 1/20e3]
 Output Values: [0 1]

تنظیمات بلوک کنترل کننده PI:

Proportional (P): 50

Integral (I): 50

Sample Time: 1e-6

برای ورودی V_o^{ref} نیز از یک بلوک Constant واقع در کتابخانه Simulink قسمت Sources استفاده نمایید و مقدار آنرا 300 V ولت قرار دهید.

شبیه‌سازی را در حالت گسسته (Discrete) انجام داده و sample time را $1e-6$ در نظر بگیرید. برای اینکار ابتدا بلوک powergui را باز کرده و سپس گزینه Configure parameters واقع در قسمت Simulation and configuration options را انتخاب نمایید. سپس در تب Solver گزینه Simulation type را Discrete قرار دهید (در نسخه‌های مختلف ممکن است فرق کند).

شبیه‌سازی را یک ثانیه انجام داده و شکل موج ولتاژ و جریان خروجی مبدل (I_o و V_o) یا همان ولتاژ و جریان بار مقاومتی را در یک شکل (با دستور subplot) رسم کنید. اگر همه چیز را درست انجام داده باشید ولتاژ خروجی مبدل بایستی مقدار مرجع یعنی 300 V را دنبال نماید.

قسمت دوم: آماده‌سازی مقاله

شکل‌های شبیه‌سازی حاصل از قسمت اول را با برنامه‌ای که از قبل در اختیار شما قرار داده شده است، به طور کامل و حرفه‌ای ویرایش می‌کنید. سپس یک مقاله فرضی به زبان انگلیسی در فرمت IEEE با استفاده از LaTeX آماده می‌کنید که حتما شامل عنوان، چکیده، کلمات کلیدی و یکی دو بخش دیگه باشد. متن مقاله مهم نیست چی باشه می‌تونید از مقالات دیگه یا اینترنت کپی کنید. اسم نویسندگان مقاله باید اسم اعضای گروه باشه و در انتهای مقاله نیز رزومه اعضای گروه در قسمت بیوگرافی آورده شود. مقاله باید شامل فرمول‌های زیر باشد. بلوک دیاگرام نشان داده شده در شکل زیر باید در visio کشیده شده و در مقاله قرار داده شود. همچنین جدول زیر را در مقاله با استفاده از کد وارد نمایید. شکل مدار باک+سیستم کنترلی که در بالا نشان داده شد نیز با سلیقه خود در visio بکشید و در مقاله وجود داشته باشد. ۵ عدد مرجع از IEEE و Elsevier نیز حتما در مقاله وجود داشته باشد.

زمان تحویل پروژه ۱۵ دی ماه می‌باشد. لطفا یک پوشه برای من بفرستید (به صورت فشرده شده و نه تک تک) که در آن فایل شبیه‌سازی (فایل سیمولینک)، برنامه استفاده شده برای رسم و ویرایش شکل شبیه‌سازی، فایل ویزیو مبدل باک و فایل ویزیو بلوک دیاگرام و یک پوشه فشرده شده دیگر حاوی مقاله نوشته شده در لاتک که اسم فایل اصلی مقاله در لاتک نیز paper باشد.

ایمان صادق‌خانی

sadeghkhan@gmail.com

$$i_{L,j}^{\text{ref}} = \text{CLF}_j \times i_{L,j}^{\text{ref}}; \quad j = a, b, c,$$

where

$$\text{CLF}_j = \begin{cases} \frac{i_{\text{th}}}{\sqrt{2} \times I_{L,j}^{\text{ref}}}, & I_{L,j}^{\text{ref}} > \frac{i_{\text{th}}}{\sqrt{2}}; \quad j = a, b, c. \\ 1, & \text{otherwise.} \end{cases}$$

$$i(t) = \sum_{n=1}^{2N} c_n s_n(t),$$

$$\mathbf{R} = \tilde{\mathbf{M}} - \mathbf{M} = \left[\mathbf{S}_1 (\mathbf{S}_1^T \mathbf{S}_1)^{-1} \mathbf{S}_1^T - \mathbf{I} \right] \mathbf{M},$$

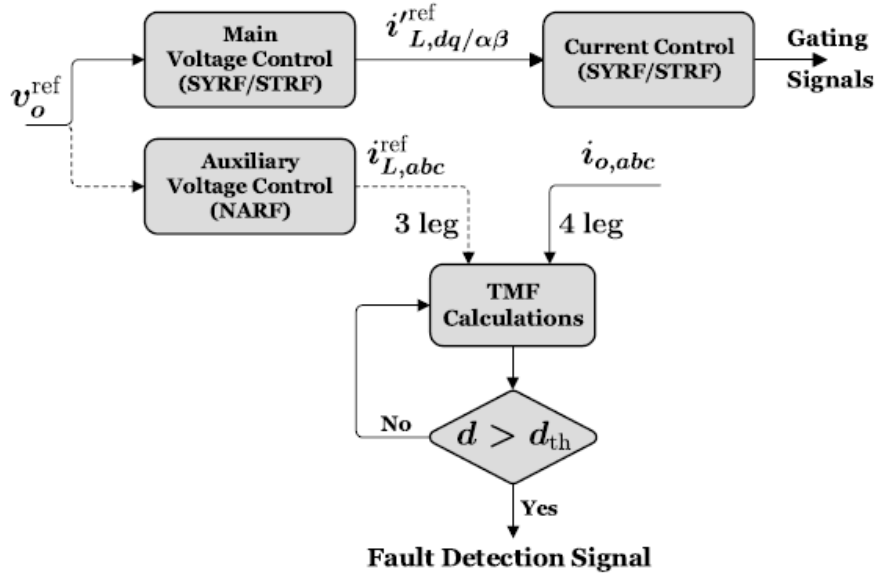


Fig. 5. Flowchart of the proposed fault detection scheme.

Table 1: Performance of proposed fault detection scheme for various high-impedance faults (HIFs) with fault resistance of 30Ω

Fault type	Irradiance, (W/m ²)	Mismatch = 20%	Mismatch = 40%	Mismatch = 80%
SG	300	16.29	20.82	139.3
	700	18.48	21.82	47.76
	1000	6.8	36.67	18.01
SS	300	21.55	21.34	145.10
	700	21.25	30.77	47.37
	1000	11.34	56.04	60.44